

UNIVERSAL PARALLEL INTERFACE TLS 4000 MkII

HARDWARE DOCUMENTATION

Interface number : 1.812.491.20

IF - Doc number : 10.27.3040

Prepared and edited by:
STUDER INTERNATIONAL
(a division of STUDER REVOX AG)
TECHNICAL DOCUMENTATION
Althardstrasse 10
CH-8105 Regensdorf-Zürich

We reserve the right to make alterations.

Copyright by STUDER REVOX AG
printed in Switzerland
Order No: 10.27.3040 (Ed. 91)

STUDER ist ein eingetragenes Warenzeichen der STUDER REVOX AG Regensdorf

Inhaltsverzeichnis

1	Übersicht	1
2	Serviceinformation	2
2.1	Blockschaltbild	2
2.2	Schemata.....	3
2.3	Bestückungsplan	6
2.4	Positionsliste.....	7
3	Schaltungsbeschreibung	8
3.1	68HC11 Mikroprozessorsystem.....	8
3.2	Bus Demultiplexer.....	8
3.3	Adressdecoder.....	9
3.4	Movepulsmessung.....	9
3.5	LED	
3.6	PLL	12
3.7	DIL Schalter	12
3.8	SSDA.....	12
3.9	EVENT.....	12
3.10	CAP und CENAB.....	13
3.11	Parallel Ein- und Ausgänge.....	13
4	Jumpers.....	14
5	Signalbeschreibung Slave Control A + B.....	15

1 Übersicht

Das Universalinterface, TLS PARALLAL INTERFACE, wurde für den Synchronizer STUDER TLS 4000 MK 2 entwickelt.

Mit dieser Hardware ist die Möglichkeit geschaffen worden, die meisten Slavemaschinen, welche über eine parallele Schnittstelle verfügen, zu steuern. Die nötigen Anpassungen von einem Maschinentyp zum andern können durch unterschiedliche Software und unterschiedliche Stellungen der Jumper realisiert werden.

Slavemaschinen, die einen Capstantrieb (oder ähnlich) aufweisen, können im PLAY-Betrieb entweder mit einem Frequenzsignal von 9.6 kHz oder mit einer DC-Spannung kontrolliert werden.

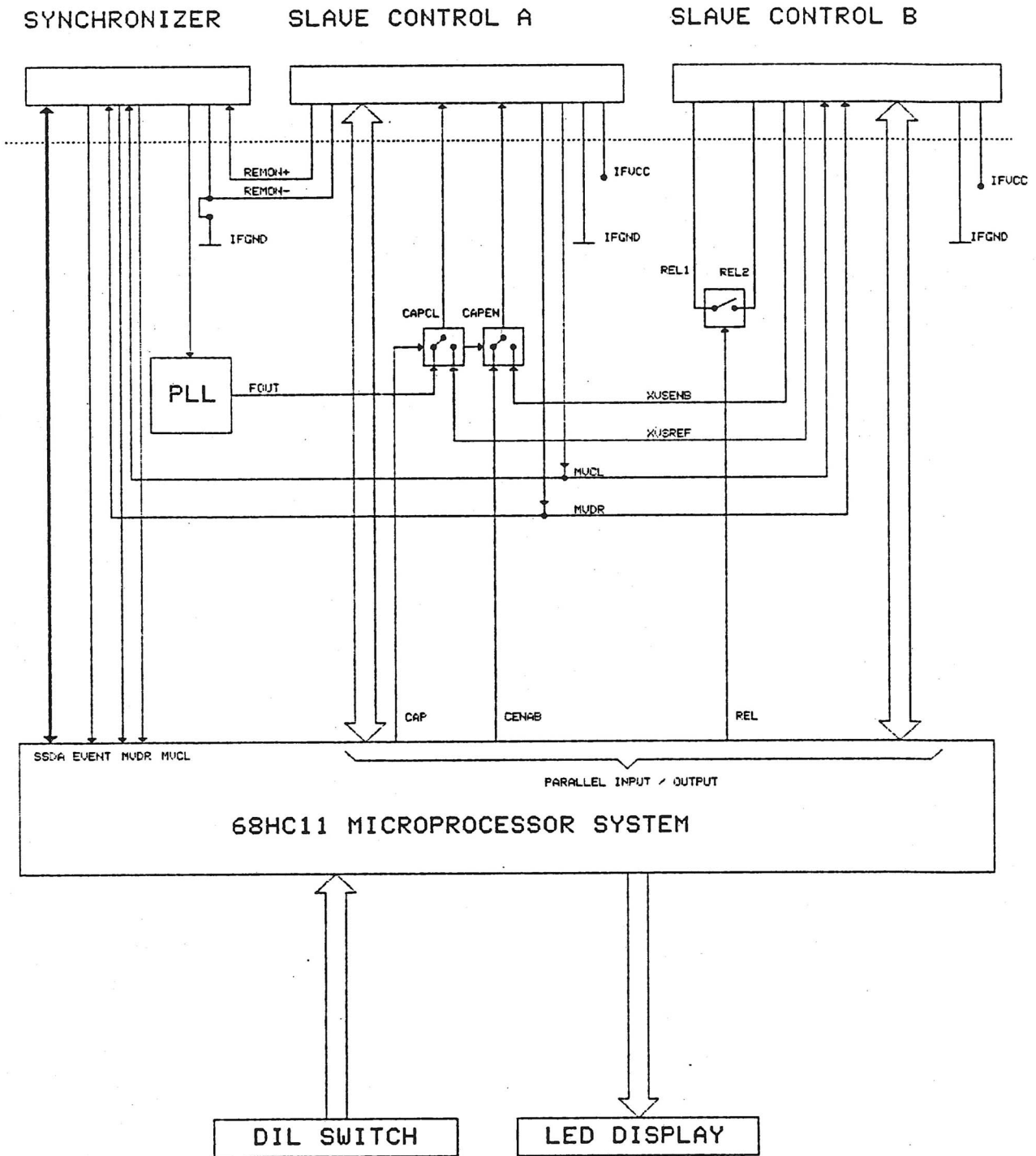
Movepulsinformation (sofern vorhanden) wird via Interface dem Synchronizer zugeführt. Gleichzeitig sind die Movepulse-informationen aber auch am Stecker SLAVE CONTROL B für Master Tally-Anwendung vorhanden.

Auf dem Interface ist ein Relais, welches von einem Controller aus via Synchronizer ein- und ausgeschaltet werden kann. Die Relaiskontakte sind am Stecker SLAVE CONTROL B verfügbar.

Liefert die Slavemaschine eine Spannung im Bereich von 5V bis 25V, so ist es möglich den Synchronizer (und somit auch das Interface) ferngesteuert ein- und auszuschalten.

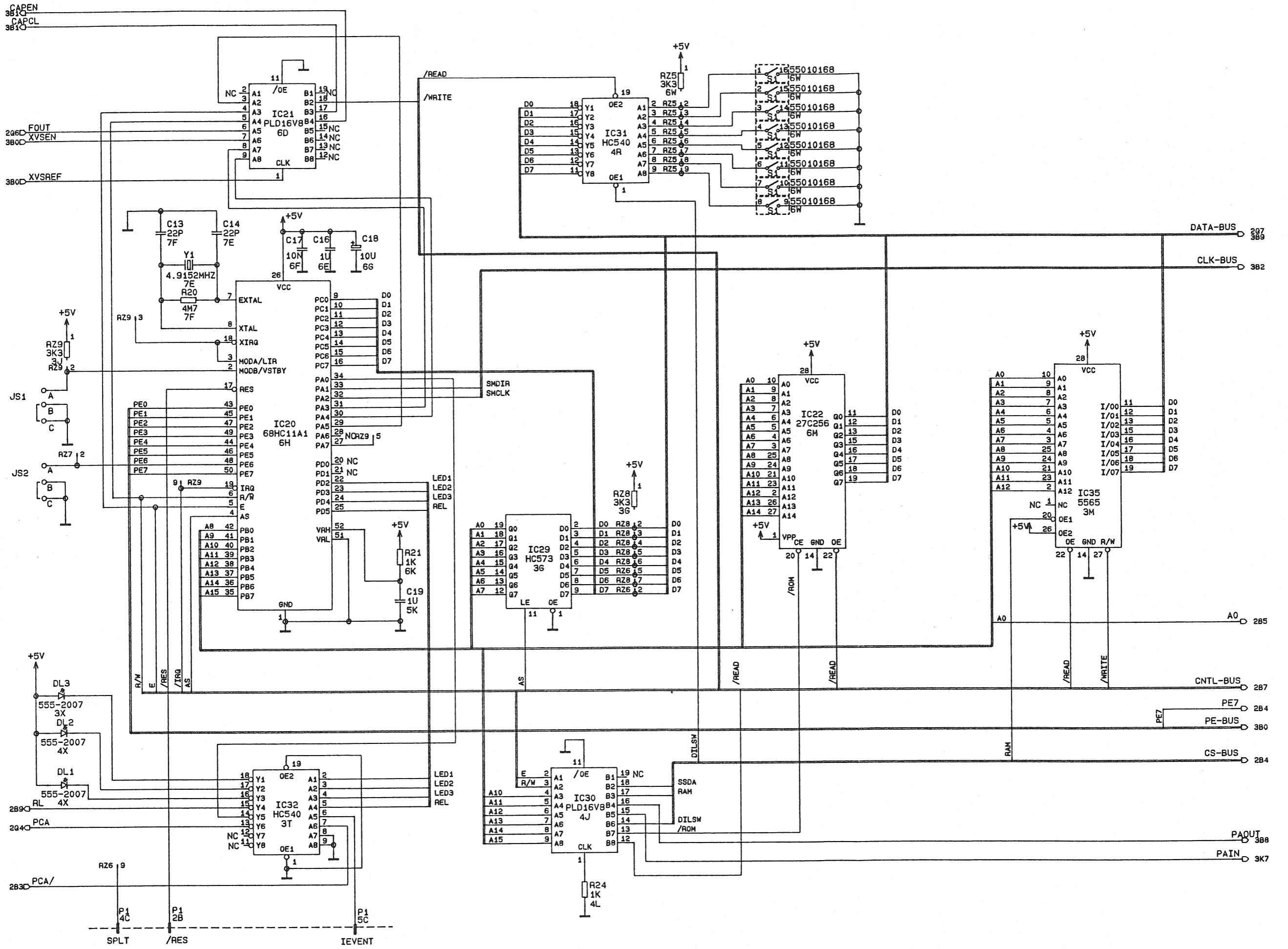
2 Serviceinformation

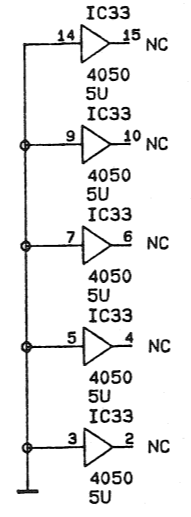
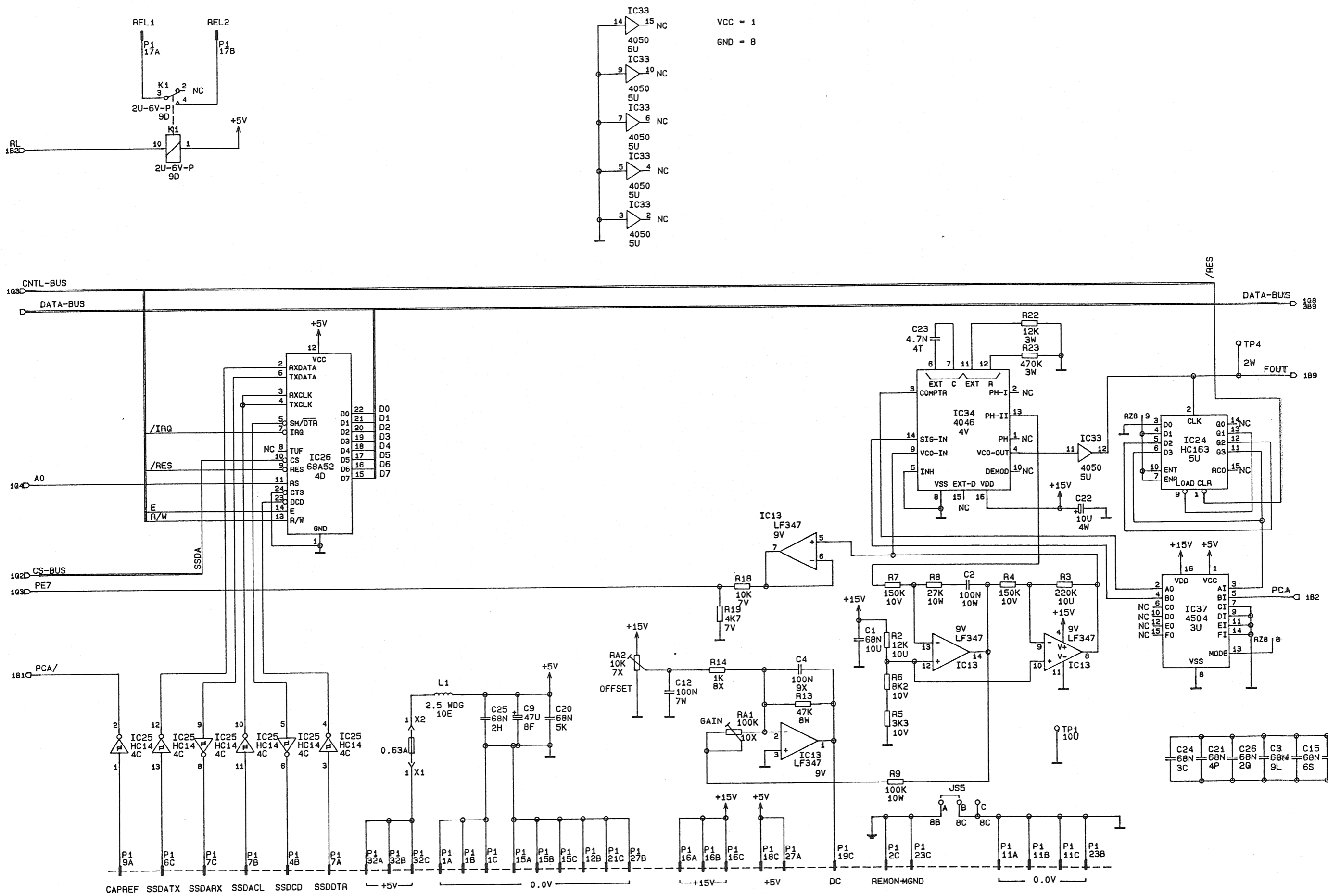
2.1 Blockschaubild



© 18/02/91 JST	○	○	○	○
	TLS 4000 MK2			PAGE 1 OF 1
STUDER	TLS PARALLEL INTERFACE		BL	1.812.491.20

A B C D E F G H J K L M N P Q R





VCC = 1
GND = 8

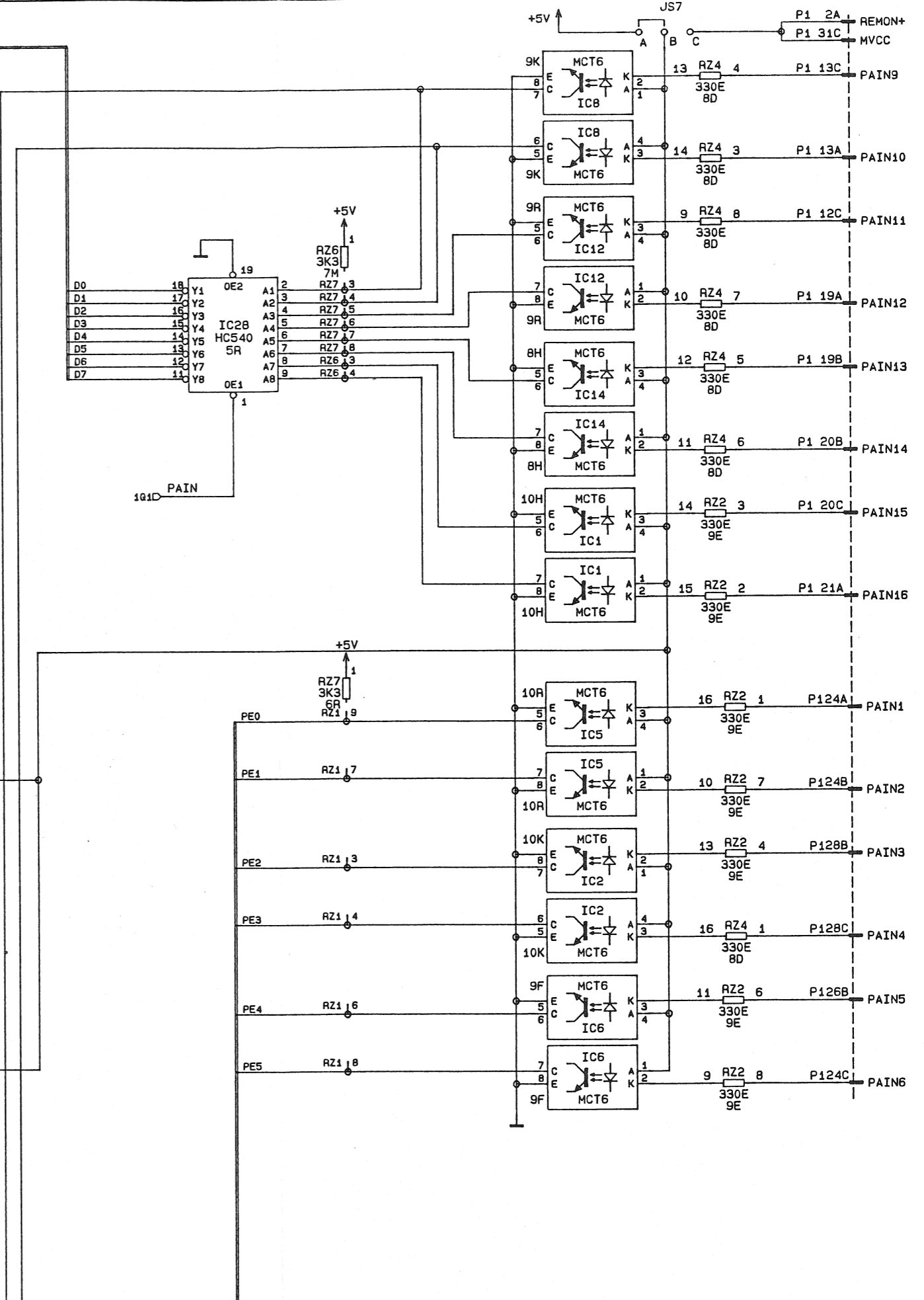
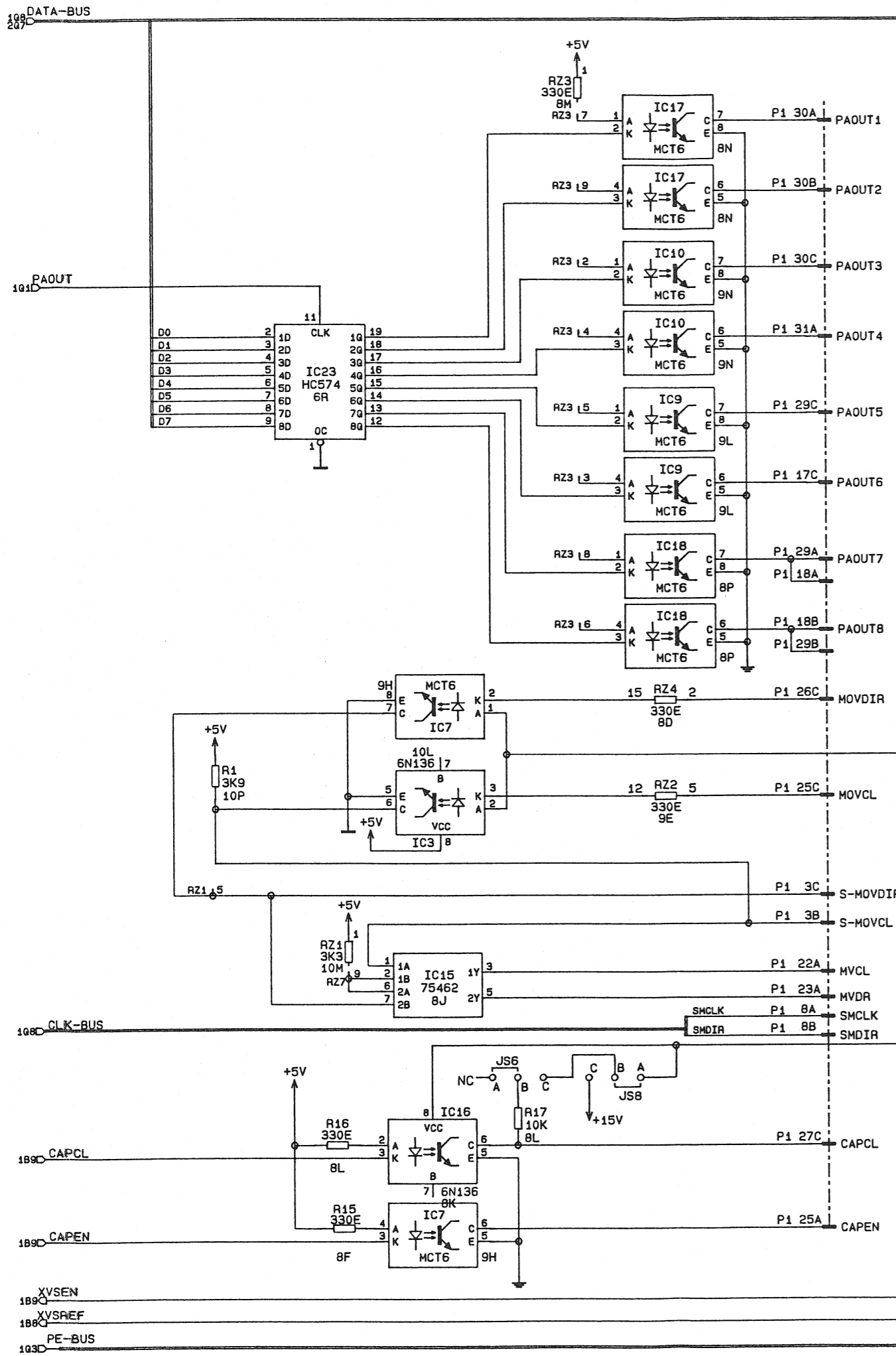
© 13.02.91 MOT

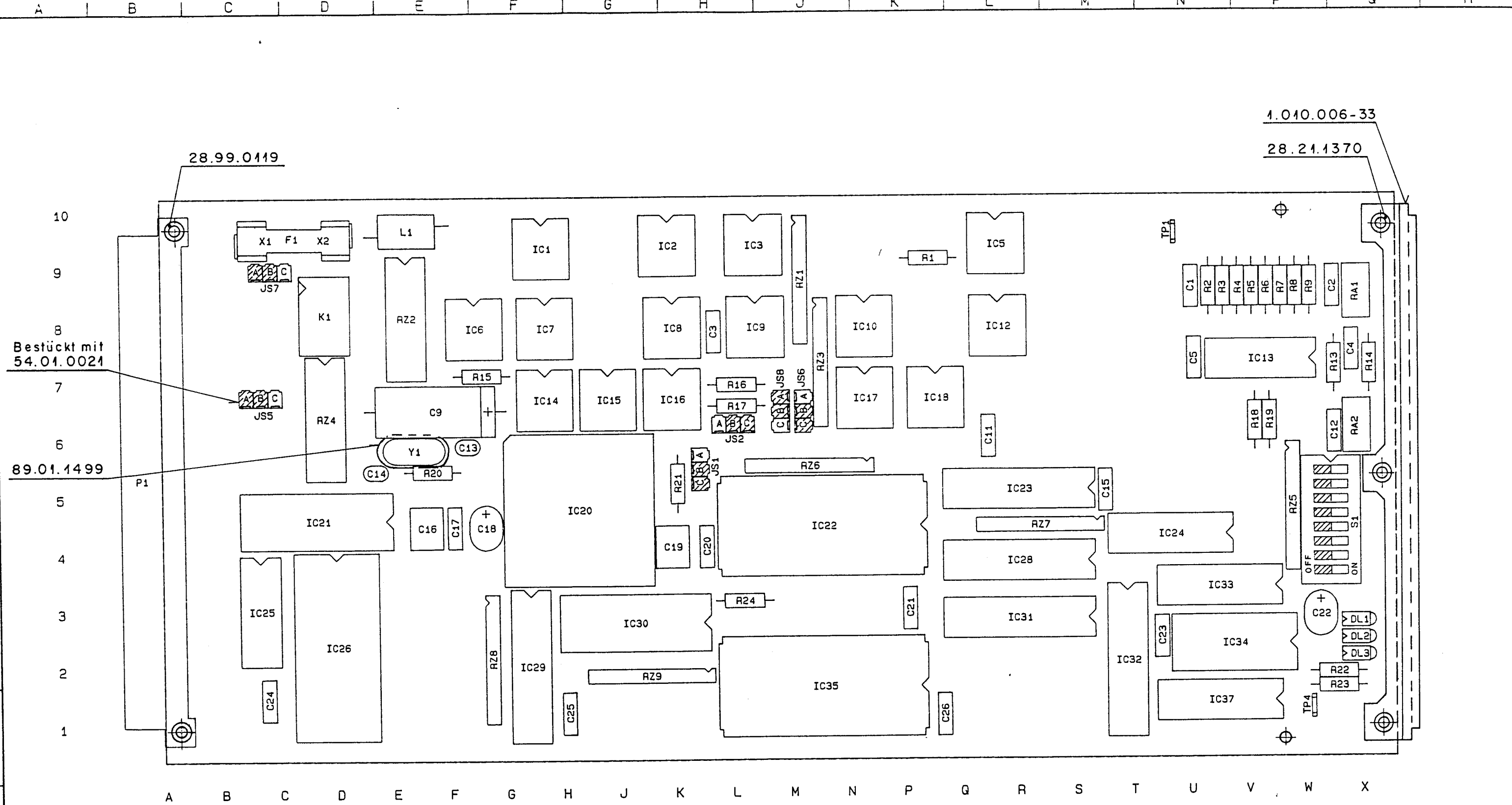
STUDER

TLS PARALLEL INTERFACE

SC 1.812.491-20

PAGE 2 OF 3





Schilder 43.01.0108 / 1.040.113-51 und 1.812.491-01
aufgeklebt nach Fabrikationsmuster.

3 Schaltungsbeschreibung

3.1 68HC11 Mikroprozessorsystem

Das Herz des Systems bildet der 68HC11 Mikroprozessor von Motorola. Er wird im 'Expanded Mode' betrieben, das heisst, dass der Prozessor mit externem RAM und ROM arbeitet. Zu diesem Zweck sind ein 8 kByte RAM und ein 32 kByte ROM vorhanden. Die Grössen des RAMs und des ROMs sind so dimensioniert, dass sie für alle Anwendungen ausreichen sollten.

Für Variablen mit häufigem Zugriff wird, um Zeit zu sparen, das interne RAM des Prozessors benutzt.

Der 68HC11 hat einen Adressbus, der im sogenannten Multiplexmodus arbeitet. D.h. an Port B liegt immer das höherwertige Byte des Adressbusses an, während an Port C entweder Daten oder das tieferwertige Byte des Adressbusses anliegen.

Port E ist ein paralleles Eingangsport, bei dem die einzelnen Eingänge auch als Analogeingänge konfiguriert werden können. Bei diesem Interface wird nur Pin 7 als Analogeingang benutzt, währenddem die anderen Pins über einen Pullupwiderstand auf 5V gehalten werden.

Pin 0 und Pin 1 des Port D sind als serielle Ein- bzw. Ausgänge bestimmt worden, wobei diese nicht zur Kommunikation mit der Slavemaschine dienen, sondern nur eine Serviceschnittstelle für die Entwicklung darstellen. Die anderen Pins von Port D steuern die LEDs und das Relais an.

Pin 0 bis 2 des Ports A sind parallele Eingänge, welche im Prozessor einen Interrupt auslösen können. Pin 1 und 2 werden benötigt um die Movepulse auf dem Interface zu messen und auswerten zu können. Die übrigen Pins dieses Ports sind parallele Ausgänge. Pins 3 und 4 werden benutzt um die Capstanreferenz auf die gewünschte Quelle umzuschalten.

Die Prozessor Pins E, /RES, AS, /IRQ und R/W bilden den CNTL-Bus.

3.2 Bus Demultiplexer

Der Chip 74HC573 hat die Aufgabe anhand der Informationen von Port B und Port C einen vollständigen Adressbus zu kreieren. Das AS - Signal vom Prozessor zeigt an in welchem Moment am Port C Adressen, und in welchem Moment Daten anliegen.

3.3 Adressdecoder

Im Adressbereich des 68HC11, welcher 64 kByte umfasst, sind die Adressen für RAM, ROM und sonstige Peripherie untergebracht. Die Adressdecoderlogik, welche in einem GAL 16V8 implementiert ist, aktiviert nun bei einer anliegenden Adresse den entsprechenden Peripheriebaustein.

Der Adressbereich ist wie folgt unterteilt:

RAM	2000H...3FFFH	
PÖUT	4000H	(Parallel output)
PAIN	4800H	(Parallel input 2)
DILSW	4C00H	
SSDA	6000H, 6001H	
ACIA *	7000H, 7001H	(Serial in/out)
ROM	8000H...FFFFH	

(Die Adressen der Prozessorregister liegen im Bereich von 1000H bis 103FH)

* nicht bestückt.

3.4 Movepulsmessung

Die Movepulsinformation der Slavemaschine ist an eine Optokoppler-Eingangsstufe geführt. Die Ausgänge dieser Optokoppler sind einerseits über einen Openkolektortreiber an den SLAVE CONTROL B Stecker geführt, und andererseits direkt mit dem Synchronizer verbunden. Auf dem Synchronizerboard kann ein allfälliges Biphasesignal in ein Clock- und Directionsignal gewandelt werden. Dieses (ev. gewandelte) Signal vom Synchronizer ist an die Prozessoreingänge PA1 und PA2 gelegt.

Der Prozessor ist nun in der Lage die Frequenz der ankommenden Movepulse zu messen.

3.5 LED

Die LEDs werden vom Prozessorport D angesteuert. Ein Inverter gewährleistet, dass die LEDs auch richtig getrieben werden können. Mit den LEDs können Betriebs- und Fehlermeldungen angezeigt werden.

DL 1 2 3 **(Sicht von vorn)**
 (# = LED blinkend, - = LED off, * = LED on)

Nach einem Reset wird eine Initialisierungsprozedur gestartet, welche das RAM und die Peripherie testet. Ein erkannter Fehler wird mittels einer blinkenden DL 1 gemeldet.

(Frequenz ungefähr 1 Hz)

DL 1	DL 2	DL 3	
#	-	-	CPU RAM defekt.
#	-	*	RAM defekt.
#	*	-	SSDA defekt.
#	#	#	Microprocessor 68HC11 muss rekonfiguriert werden

Wenn kein solcher Fehler gefunden wurde, bleibt DL 1 dunkel und die beiden anderen LEDs zeigen an, ob die Kommunikation mit dem Synchronizer oder der Slavemaschine funktioniert.

DL 1	DL 2	DL 3	
-	*	*	keine Verbindung mit dem Synchronizer
-	*	-	keine Verbindung mit der Slavemaschine

Wenn die linke LED permanent leuchtet, ist ein krasser Prozessorfehler passiert. Ein Reset ist nötig um wieder in den Normalbetrieb zu gelangen. Falls solch ein Fehler auftaucht sollte das Interface genau geprüft werden.

DL 1	DL 2	DL 3	
-	-	-	Das Interface arbeitet normal
*	-	-	Schwerer SW- oder HW- Fehler (ev. ROM def.)
*	-	*	Watch dog - Fehler
*	*	-	Clock - Fehler
*	*	*	Illegaler Opcode

Wenn alle LEDs blinken, muss das interne EEPROM des Prozessors neu konfiguriert werden. Dies sollte nur dann passieren, wenn der Prozessor ersetzt wurde, und der Synchronizer zum ersten mal wieder eingeschaltet wurde.

Um den Prozessor neu zu konfigurieren muss der Synchronizer abgeschaltet werden. Der Jumper JS 1 wird in Position AB gesetzt und der Synchronizer wieder eingeschaltet. Nun erscheint die gleiche Meldung noch einmal auf der LED-Anzeige. Durch nochmaliges Abschalten des Synchronizers und Zurücksetzen des Jumpers JS 1 in die Stellung BC wird der Prozessor wieder in den Normalzustand gebracht. Wenn der Synchronizer nun wieder in Betrieb genommen wird sollte die Meldung nicht mehr erscheinen.

Die Standardmeldungen können eventuell in den verschiedenen Softwareversionen etwas voneinander abweichen. Genauere Angaben sind der entsprechenden Softwarebeschreibung zu entnehmen.

3.6 PLL

Dieser Teil des Interfaces arbeitet für sich alleine d. h., nicht unter der Kontrolle des Mikroprozessors. Der PLL wandelt die vom Synchronizer kommende Frequenz von 800 Hz (nominal) in eine von 9.6 kHz um. Diese neue Frequenz wird auch auf einen Frequenz-Spannungs-Wandler geführt. Auf diese Weise entstehen zwei Möglichkeiten einen Capstanmotor zu steuern. Einerseits mit der Frequenz von 9.6 kHz und andererseits mit der neu erzeugten DC-Spannung. Am Analogeingang des Prozessors PE7 kann die DC-Spannung noch überwacht werden.

Um die DC-Spannung für den entsprechenden Slave zu justieren, stehen zwei Potentiometer vor Verfügung. Das eine RA1 ist zur Einstellung des Verstärkungsfaktors nötig, und das andere RA2 zur Einstellung des Offsets.

Damit die Slavemaschine nun auf die richtige Capstanreferenz umgeschaltet werden kann, werden in einen GAL 16V8 die Signale CAPEN und CAPCL erzeugt, welche unter Prozessorkontrolle die Umschaltung vornehmen.

3.7 DIL Schalter

Die DIL Schalter werden über eine bestimmte Adresse angesprochen. Ein Signal der Adressdecodereinheit ermöglicht es, dass die DIL Schalter-Informationen, bei einem Lesezugriff auf die entsprechende Adresse, auf dem Datenbus anliegen.

Die Funktion der DIL Schalter kann in allen Softwareversionen verschieden sein. Für genauere Angaben ist die entsprechende Interface-Software-Dokumentation zu konsultieren.

3.8 SSSA

Diese synchrone serielle Schnittstelle dient zur Kommunikation des Interfaces mit dem Synchronizer. Diese Kommunikation läuft auf dem Interface mit Interruptpriorität ab. Sobald ein Kommando vom Synchronizer empfangen wurde, wird beim Prozessor ein Interrupt ausgelöst. Die Interruptserviceroutine kann nun die angekommene Meldung in den internen Registern der SSSA (68A52) abholen und im RAM zur Weiterverarbeitung ablegen.

Die Antwort des Interface auf den erhaltenen Befehl wird ebenfalls in die Register des 68A52 geschrieben. Nach erfolgtem Abschluss der Schreibfunktion übernimmt der Baustein die Uebermittlung der Information an den Synchronizer selbstständig.

3.9 EVENT

Die EVENT-Leitung ist eine direkte Hardwareverbindung vom Synchronizer zum Interface. Sie dient dazu Operationen, die auf eine bestimmte SMPTE-Zeit bezogen sind, im richtigen Moment auszulösen.

3.10 CAP und CENAB

Wie schon im Kapitel PLL erwähnt ist es nötig die Capstanreferenz der Slavemaschine umschalten zu können. Es gibt zwei Möglichkeiten wie der Capstan des Slave gesteuert werden kann: Entweder durch die Synchronizer-Frequenz, oder durch eine externe Referenzfrequenz.

Die vom Synchronizer gelieferte Frequenz hat die erste Priorität. Das heisst, dass sobald der Synchronizer den entsprechenden Befehl ans Interface schickt, die nötige Schaltung vorgenommen wird. Deswegen sind die beiden Prozessorausgänge PA3 und PA4 (CAP und CENAB) auf das GAL 16V8 (IC 21) geführt, wo die Schaltlogik untergebracht ist.

Zweite Priorität hat die externe Benutzerreferenz. Am Eingang XVSREF kann diese Frequenz angelegt werden. Sobald nun der Interfaceeingang XVSENB auf 0V gezogen wird (aktiv low), wird die angelegte Frequenz von der Slavemaschine akzeptiert.

Die Interfaceausgänge CAPCL und CAPEN liefern dem Slave die geschalteten Clock- und Enable-Signale.

3.11 Parallel Ein- und Ausgänge

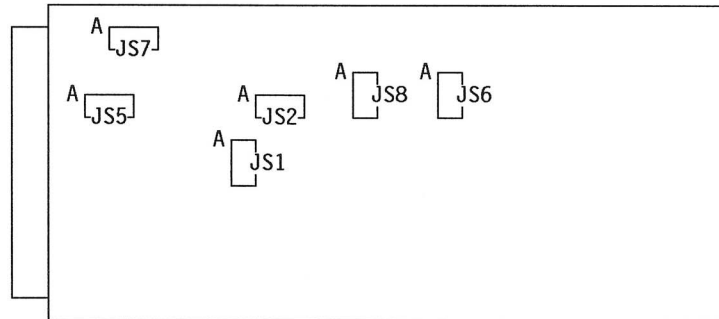
Zur Steuerung der Slavemaschine sind 8 parallel Aus- und 16 parallel Eingänge vorhanden. Die Belegung dieser ist je nach Anwendungsfall verschieden.

Von den 8 Ausgängen sind 5 auf den Stecker SLAVE CONTROL A und einer auf den Stecker SLAVE CONTROL B geführt. Die restlichen 2 Ausgänge sind auf beide SLAVE CONTROL-Stecker geführt.

Die Eingänge sind gleichmässig auf die beiden SLAVE CONTROL-Stecker verteilt. Die Belegung ist grundsätzlich vom Slavetype abhängig. Die Eingänge MOVCL und MOVDIR werden jedoch immer für die Mouvepulsinformation verwendet.

Von den acht Eingängen an SLAVE CONTROL B werden immer PAIN9 für das XVSEN - und PAIN10 für das XVSCL - Signal verwendet.

4 Jumpers



Funktionen der Jumper:

	Position AB	Position BC
JS1	Processor in special test mode	Processor in normal expanded mode
JS2	PE6 input of the processor is LOW	PE6 input of the processor is HIGH
JS5	IF ground is connected to the slave ground	No connection between IF ground and slave ground
JS6	Capstan reference output has no pullup resistor	Capstan reference output has a pullup resistor
JS7	Opto isolated inputs are supplied from the IF	Opto isolated inputs are supplied from the slave
JS8	Capstan pullup resistor is supplied with 5V (or MVCC if JS7 'AB')	Capstan pullup resistor is supplied with 15V

Für die richtige Jumperstellung ist die entsprechende Softwaredokumentation zu Rate zu ziehen.

5 Signalbeschreibung Slave Control A + B

SLAVE CONTROL A:

Pin	Signal	Type
1	MGND	
2	PAIN1	I in
3	PAIN2	I in
4	PAIN6	I in
5	CAPEN	I out
6	-	
7	MOVCL	I in
8	-	
9	PAIN5	I in
10	MOVDIR	I in
11	+5V	
12	0.0V	
13	CAPCL	I out
14	-	
15	PAIN3	I in
16	PAIN4	I in
17	PAOUT7	I out
18	PAOUT8	I out
19	PAOUT5	I out
20	PAOUT1	I out
21	PAOUT2	I out
22	PAOUT3	I out
23	PAOUT4	I out
24	-	
25	MVCC	5...25 V

SLAVE CONTROL B:

Pin	Signal Name	Type
1	0.0V	
2	RECEN/PAIN11	I in
3	XVSREF/PAIN10	I in
4	-	
5	XVSENB/PAIN9	I in
6	REL1	
7	REL2	
8	PAOUT6	I out
9	PAOUT7	I out
10	PAOUT8	I out
11	+5V	
12	PAIN12	I in
13	PAIN13	I in
14	DC	
15	-	
16	PAIN14	I in
17	PAIN15	I in
18	PAIN16	I in
19	PAIN7	I in
20	0.0V	
21	MVCL	I out
22	-	
23	-	
24	MVDR	I out
25	0.0V	

- I out** logic output, active low
(open collector, max 30V/0.3A)
- I in** logic input, active low, optoisolated
(I-low > 10 mA)